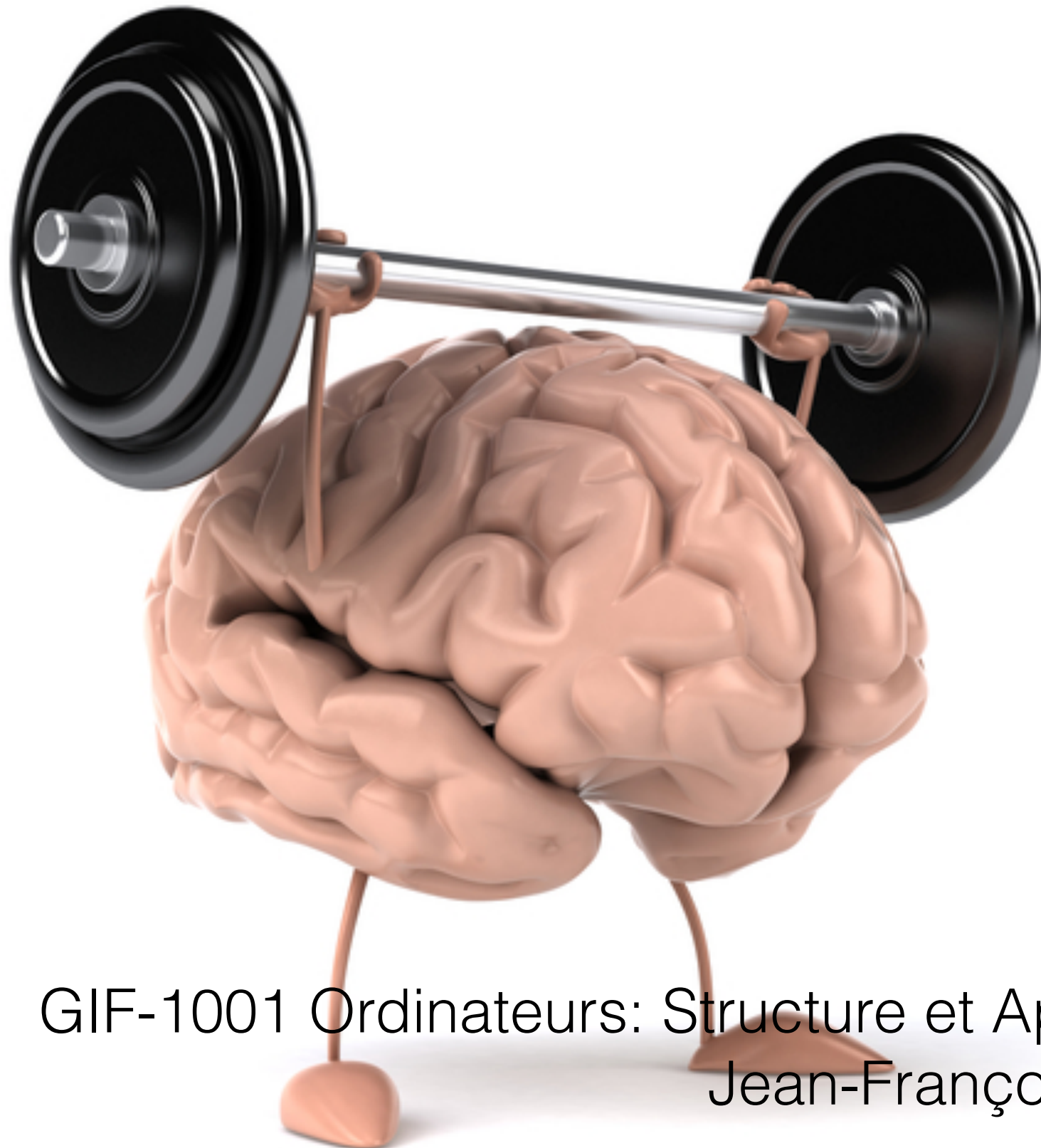


Révision finale



GIF-1001 Ordinateurs: Structure et Applications
Jean-François Lalonde

Stratégies avant l'examen

- Dans les jours précédant l'examen:
 - DORMIR
 - Étude:
 - devoirs, exercices faits en classe
 - examens des années précédentes—**ATTENTION!**
 - révision des capsules et notes de cours pour les modules plus difficiles
 - objectifs du cours (sur le site web)
- Dans les heures précédant l'examen:
 - Alimentation adéquate (attention au *sugar crash*)
 - Économisez votre énergie intellectuelle
 - Détente

Stratégies durant l'examen

- **Avant** de commencer:
 - Survoler l'examen et classer les questions selon leur difficulté/temps
- **Après** avoir commencé:
 - Commencer par les questions les plus faciles !
 - Bloqué.e ? Sauter la question et prenez note d'y revenir
 - Le portail vous permet de revenir en arrière
 - Ne pas oublier de respirer

Stratégies après l'examen

PUE
UNIVERSITAIRE

- LA LÉGENDE EST ÉTERNELLE -

Les interruptions

Interruption!

1. Terminer l'instruction en cours
2. Déterminer s'il faut traiter l'interruption.
3. Sauvegarder le contexte
4. Déterminer l'adresse de la routine de traitement de l'interruption
5. Exécuter cette routine

Traitement de l'interruption...

1. Restaurer le contexte
2. Reprendre là où le processeur était rendu

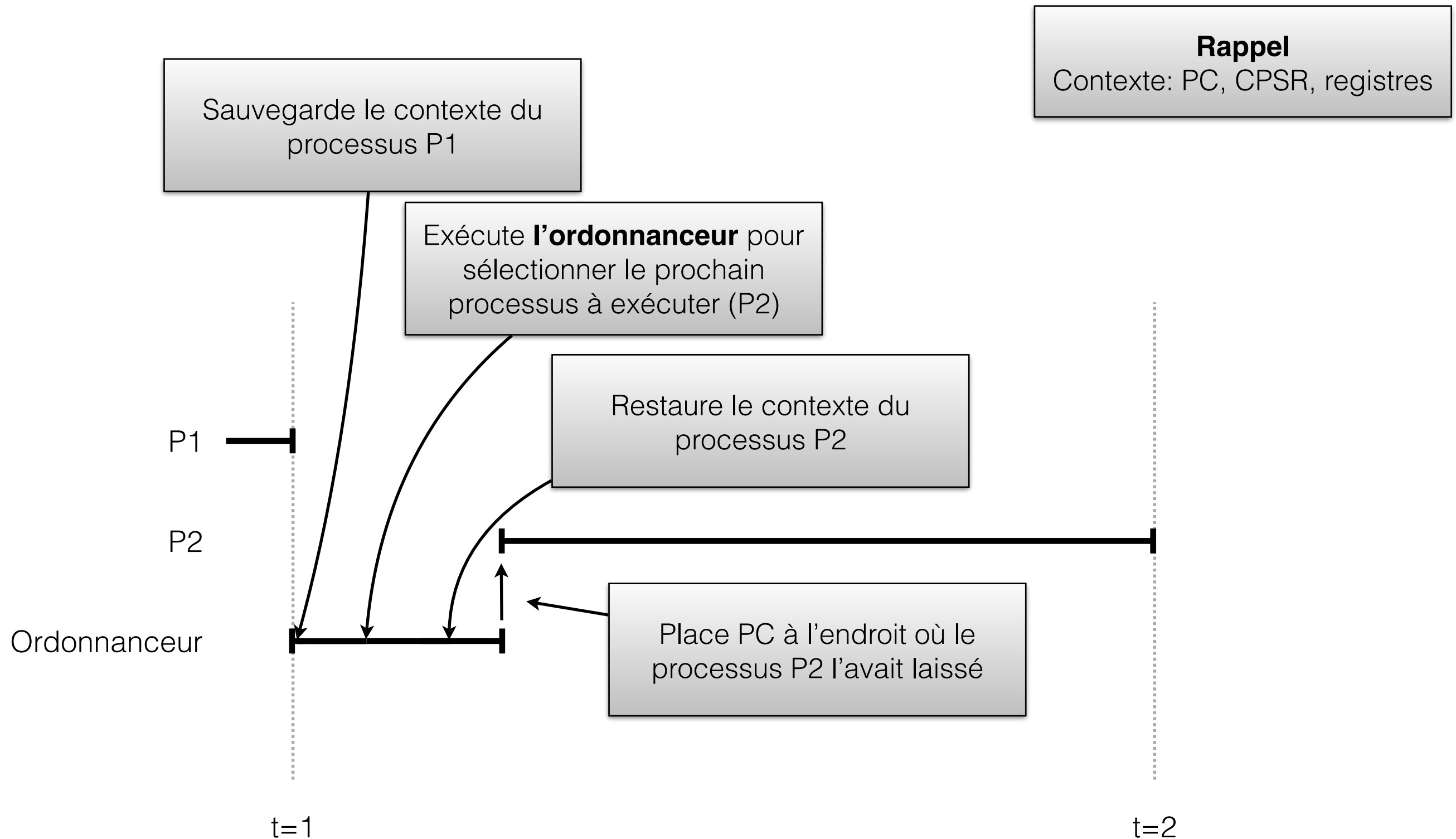
Table des vecteurs d'interruption

Adresse	Interruption	Signification
0x00	Reset	redémarrage
0x04	Instruction indéfinie	problème lors du décodage
0x08	Interruption logicielle	demandée par le programmeur: instruction SVC
0x0C	« Prefetch abort »	« fetch » invalide
0x10	« Data abort »	accès mémoire invalide
0x14	Espace réservé	ne rien mettre ici
0x18	IRQ	« Interrupt ReQuest »: interruption matérielle générale
0x1C	FIQ	« Fast Interrupt reQuest »: interruption matérielle rapide

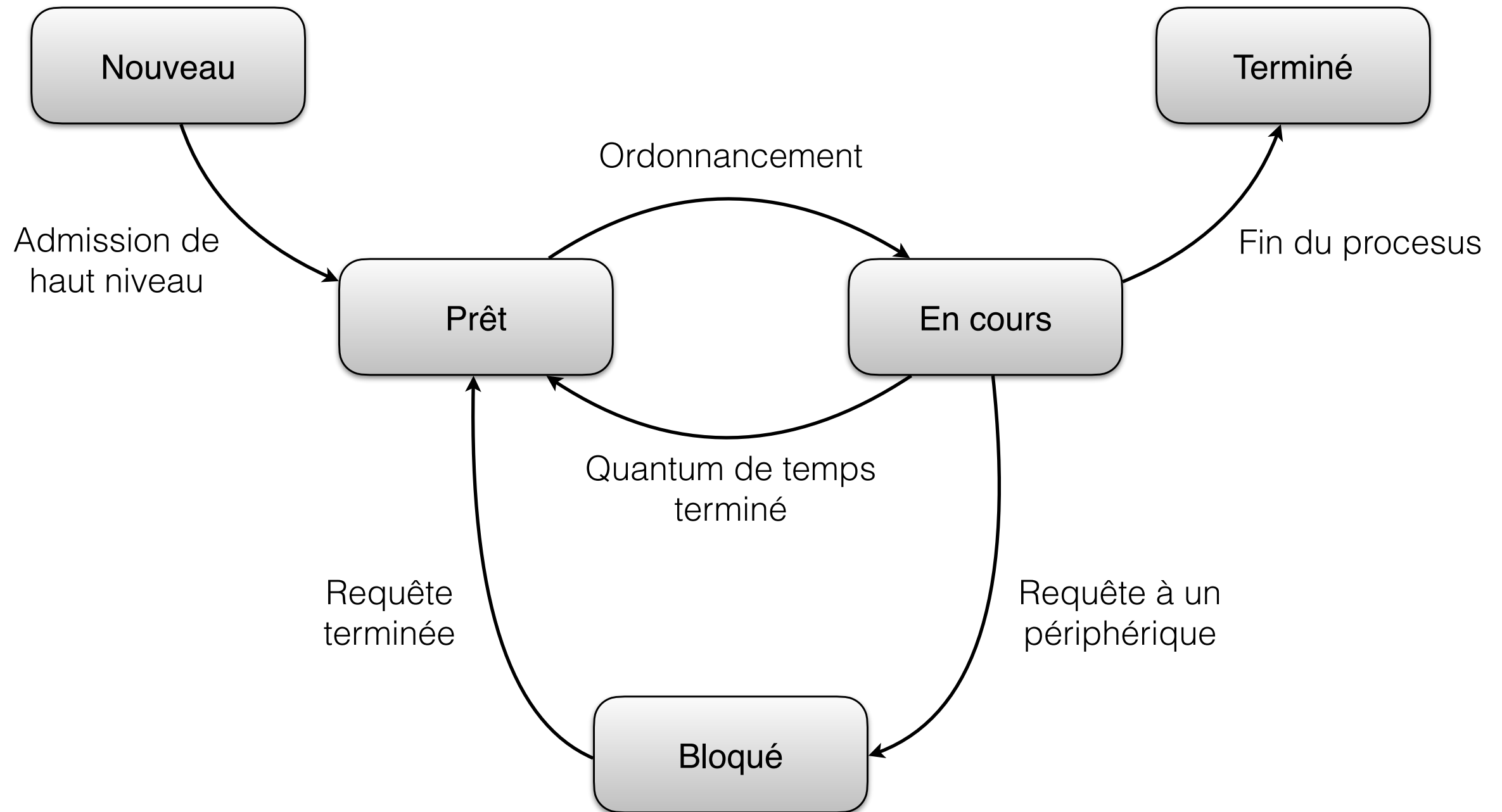
Restauration du contexte

- Qu'arrive-t-il au contexte lors d'une interruption?
 - PC (notre vieil ami)
 - était sauvegardé automatiquement dans LR
 - doit être restauré à partir de la valeur dans LR
 - Les drapeaux du CPSR
 - étaient sauvegardés automatiquement dans **SPSR**
 - sont restaurés automatiquement dans CPSR
 - Les registres
 - dépend du mode!

Les processus



Un processus... dans tous ses états



Ordonnancement: algorithme

1. S'il y a un nouveau processus:
 - 1.1. L'admettre en mémoire;
 - 1.2. (**Tourniquet seulement**): placer le processus à la fin de la file d'attente
2. Choisir le processus parmi ceux admis en mémoire selon l'algorithme d'ordonnancement;
3. Calculer la durée restante du processus choisi;
 - 3.1. Si le processus choisi est terminé, le retirer de la liste des processus en mémoire;
 - 3.2. (**Tourniquet seulement**): Sinon, placer le processus à la fin de la file d'attente;
4. Passer au quanta suivant.

Déterminez l'ordre d'exécution des processus à chaque quantum si l'algorithme du **tourniquet** est utilisé.

Nom	Durée	Arrivée	Priorité
P1	3	0	basse
P2	2	0	moyenne
P3	1	2	haute
P4	4	2	haute
P5	3	5	moyenne

Quantum: 0

File d'attente

--	--	--	--	--	--	--	--	--	--	--	--	--

Processus en mémoire

Ordonnancement:

--	--	--	--	--	--	--	--	--	--	--	--	--

Déterminez l'ordre d'exécution des processus à chaque quantum si l'algorithme du **tourniquet avec priorité** est utilisé.

Nom	Durée	Arrivée	Priorité
P1	3	0	basse
P2	2	0	moyenne
P3	1	2	haute
P4	4	2	haute
P5	3	5	moyenne

Quantum: 0

Files d'attente

Processus en mémoire

Ordonnancement:

--	--	--	--	--	--	--	--	--	--	--	--	--

Allocation mémoire paginée

- La mémoire:
 - **virtuelle** est divisée en **pages**;
 - **physique** est divisée en **trames**;
- Les pages et les trames ont la même taille;
- La **table des pages** stocke la correspondance entre une page et une trame;
- La traduction d'adresse implique 3 étapes:
 1. Déterminer la page de l'adresse virtuelle;
 2. Trouver la trame (dans la mémoire physique) correspondant à cette page;
 3. Remplacer le numéro de page par le numéro de trame.
- La **table des pages inversée** stocke la correspondance entre une trame et une page;
- Lorsqu'une page n'est pas chargée en mémoire, il y a **faute de page**.

Fautes de page: algorithme

1. S'il **n'y a plus de place** dans la mémoire physique:
 1. Déterminer la trame la plus anciennement utilisée
 2. Évincer la page de la mémoire physique.
 1. Sauvegarder la page sur le disque dur dans un fichier spécial, nommé *Swap File*.
2. Trouver une trame libre en RAM;
3. Créer la page (ou la chercher sur le disque dur si elle a déjà été créée);
4. Placer la page en mémoire physique dans la trame sélectionnée à l'étape 2;
5. Mettre à jour la table des pages et la table des pages inversée.

Allocation dynamique de pages

- Pour un système possédant les caractéristiques suivantes:
 - Pages de 256o
 - Mémoire physique (RAM) de 1Ko
 - Mémoire virtuelle de 2Ko
 - Les pages suivantes sont en mémoire:
 - page 0 en trame 1
 - page 1 en trame 2
 - page 3 en trame 0
1. Illustrez la table des pages et la table des pages inversées
 2. Effectuez la séquence d'opérations suivantes en mettant à jour les tables. Indiquez les adresses physiques correspondantes.
 1. Écrire une valeur à l'adresse 0x0A8
 2. Lire une valeur à l'adresse 0x3B7
 3. Lire une valeur à l'adresse 0x298

Allocation dynamique de pages

Table des pages

# page	# trame
0	
1	
2	
3	
4	
5	
6	
7	

- Pour un système possédant les caractéristiques suivantes:

- Pages de 256o
- Mémoire physique (RAM) de 1Ko
- Mémoire virtuelle de 2Ko

- Les pages suivantes sont en mémoire:

- page 0 en trame 1
- page 1 en trame 2
- page 3 en trame 0

1. Illustrez la table des pages et la table des pages inversées
2. Effectuez la séquence d'opérations suivantes en mettant à jour les tables. Indiquez les adresses physiques correspondantes.
 1. Écrire une valeur à l'adresse 0x0A8
 2. Lire une valeur à l'adresse 0x3B7
 3. Lire une valeur à l'adresse 0x298

Table des pages inversée

# trame	# page
0	
1	
2	
3	

Modules d'entrées-sorties

Le **microprocesseur** a:

un mode de fonctionnement;
un format de données;
une vitesse d'opération;

unique!

Les **périphériques** ont:

des modes de fonctionnement;
des formats de données;
des vitesses d'opération;

très variés!

CPU

Adresses

Données

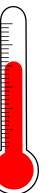
Contrôle

Il nous faut **traduire**

du langage CPU
au langage périphérique
et vice-versa!

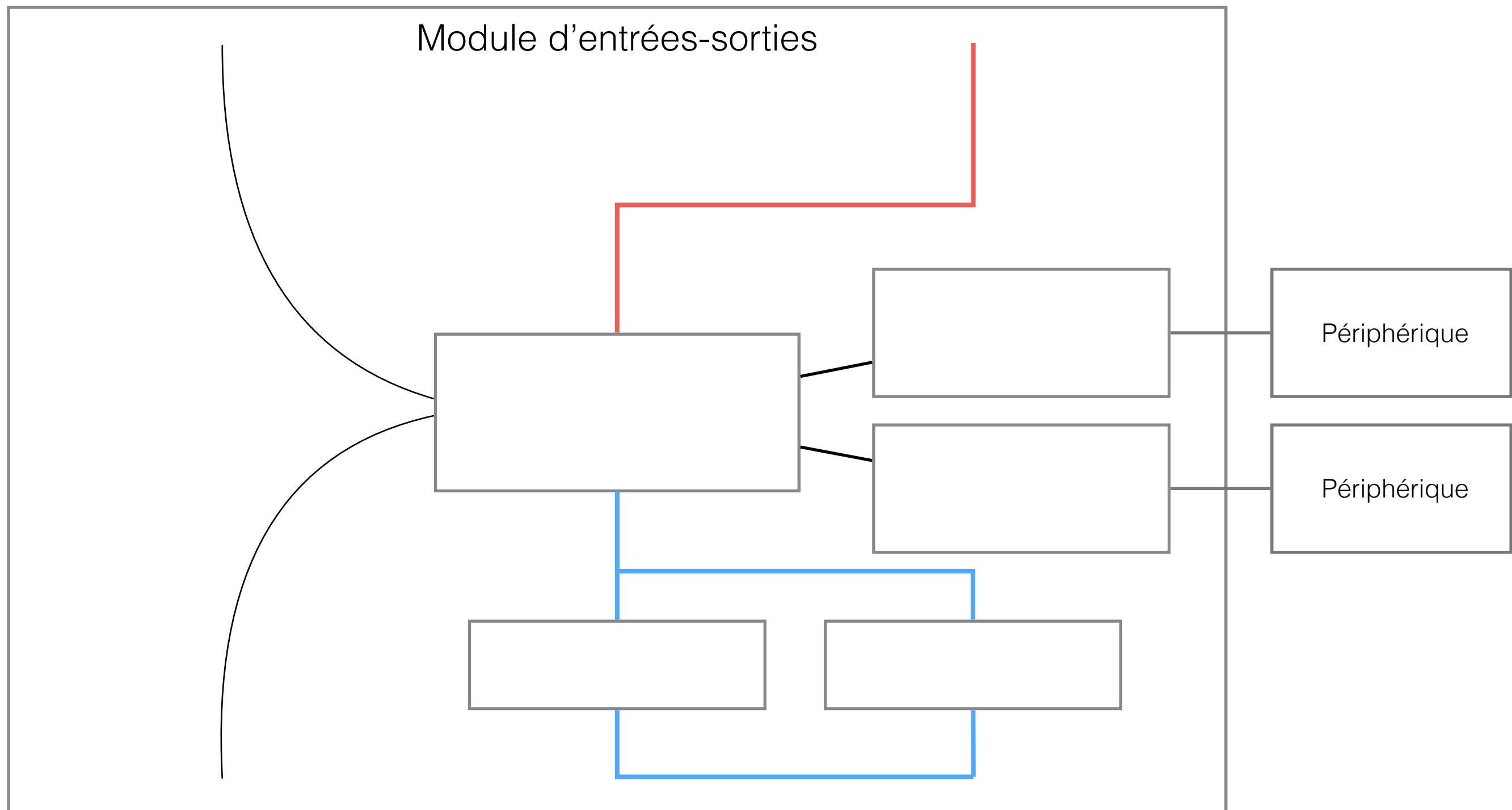
Tension
(proportionnelle
à la température)

Thermomètre



Composantes d'un module d'E-S

- Identifiez :
- Signal EN
 - Bus de contrôle
 - Bus d'adresse
 - Bus de données
 - Logique de contrôle
 - Interface avec le périphérique
 - Registre de données
 - Registre de statut/commande



Entrées-sorties

- Prenons un exemple très courant, soit la copie d'un bloc de données provenant d'un périphérique (ex: le disque dur) vers la RAM.
- Le transfert est divisé en deux étapes principales:
 1. La **requête**: le micro-processeur informe le contrôleur de périphérique qu'il aura besoin d'un bloc de données.
 - Les données doivent être transférées du périphérique vers la mémoire tampon de son contrôleur. Ce transfert est géré par le contrôleur.
 - Cela peut prendre du temps!
 2. Le **transfert**: lorsque le périphérique est prêt, les données sont ensuite copiées du contrôleur de périphérique (mémoire tampon) vers la RAM.

Entrées-sorties: 3 stratégies

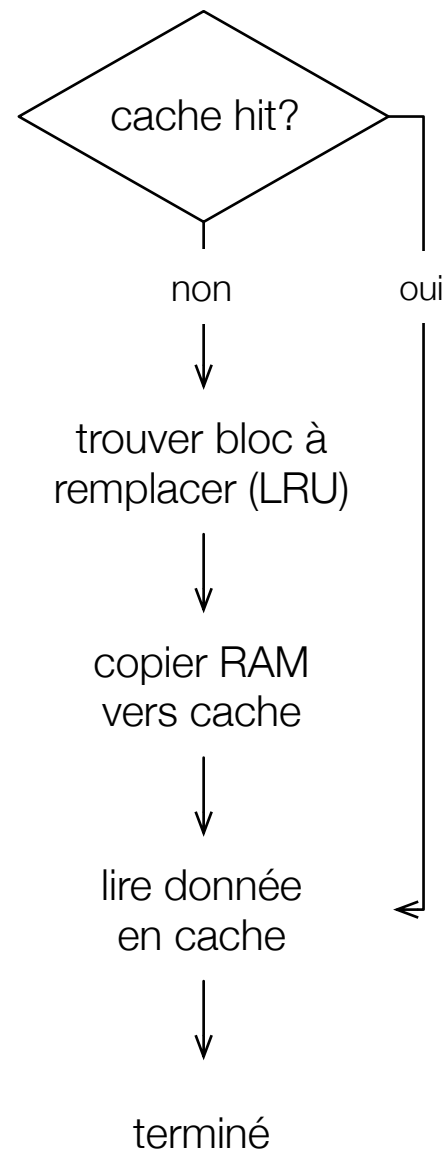
Stratégie	1. Requête	2. Transfert
Programmées	Le CPU interroge le contrôleur d'E-S.	Effectué par le CPU .
Interruptions	Le contrôleur d'E-S soulève une interruption.	Effectué par le CPU .
DMA	Le contrôleur d'E-S informe le contrôleur de DMA.	Effectué par le contrôleur de DMA.

Mémoire cache

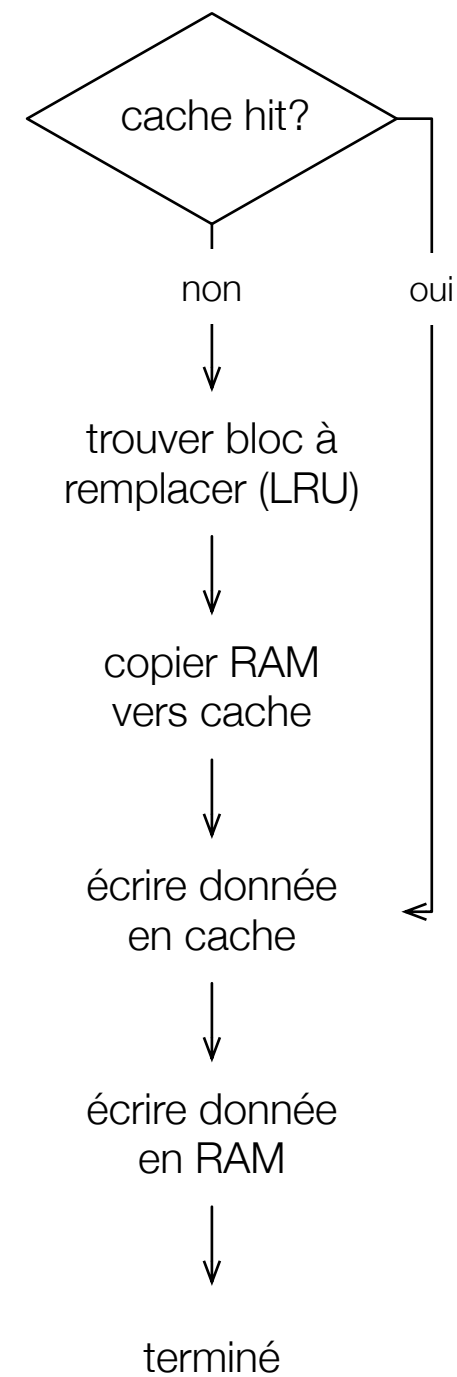
- Cache: mémoire **très rapide** placée entre:
 - le microprocesseur (rapide!) et;
 - une mémoire (moins rapide)
- La cache est présente pour **accélérer les accès mémoire**.
- La taille d'une cache est **plus petite** que la mémoire à laquelle elle est branchée
- La cache contient des **blocs** de données plutôt que des données individuelles.

Cache *write-through*

Lecture

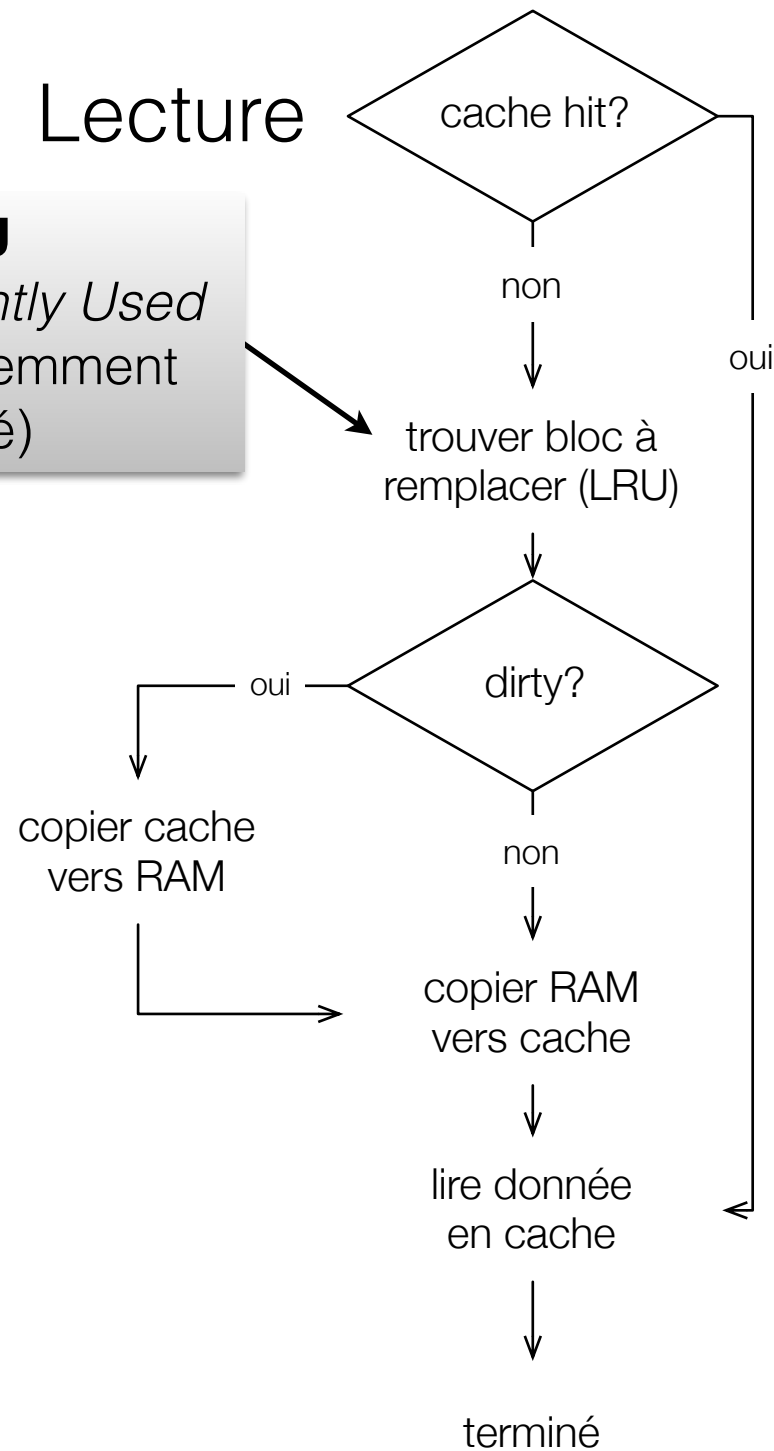


Écriture



Cache *write-back*

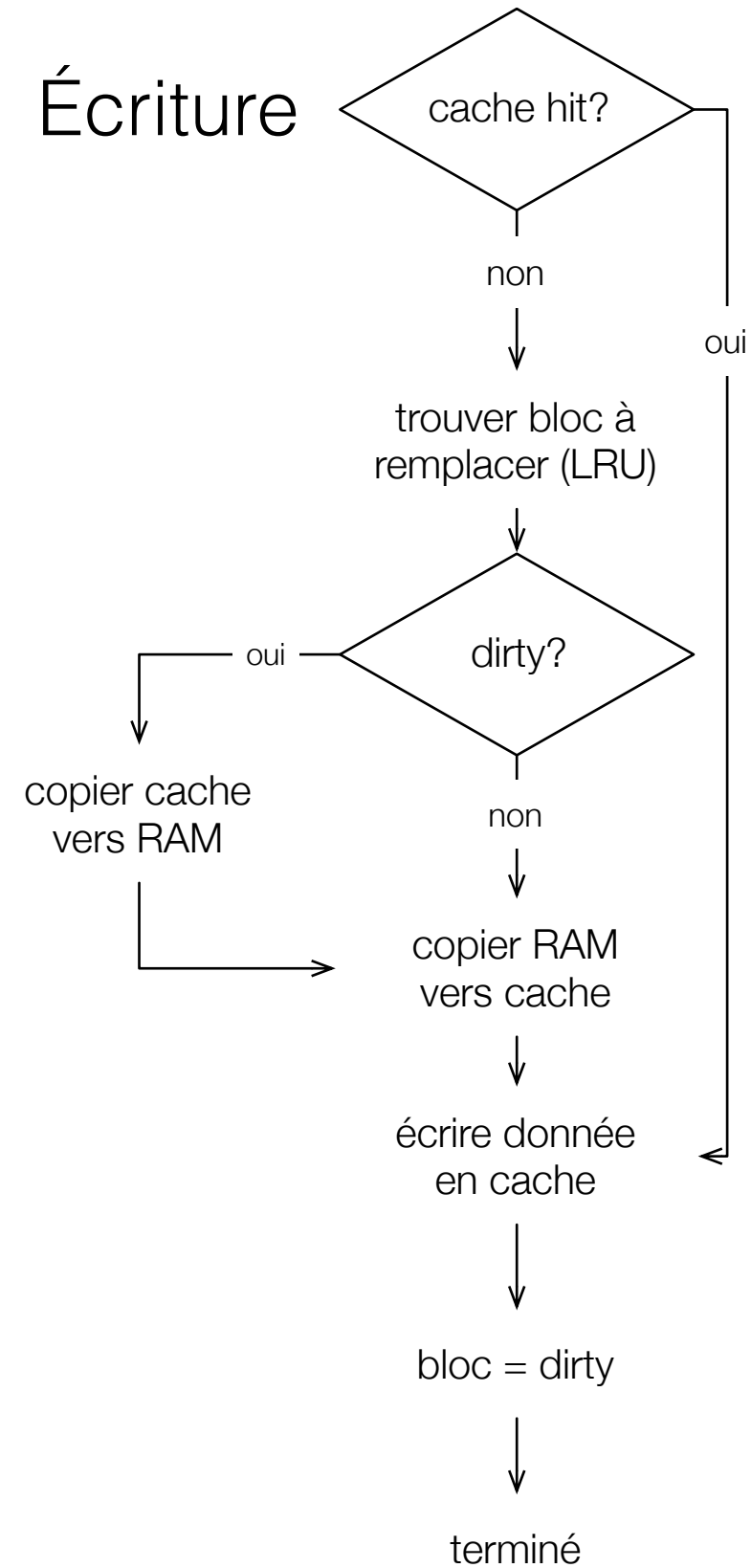
Lecture



LRU

Least Recently Used
(moins récemment utilisé)

Écriture

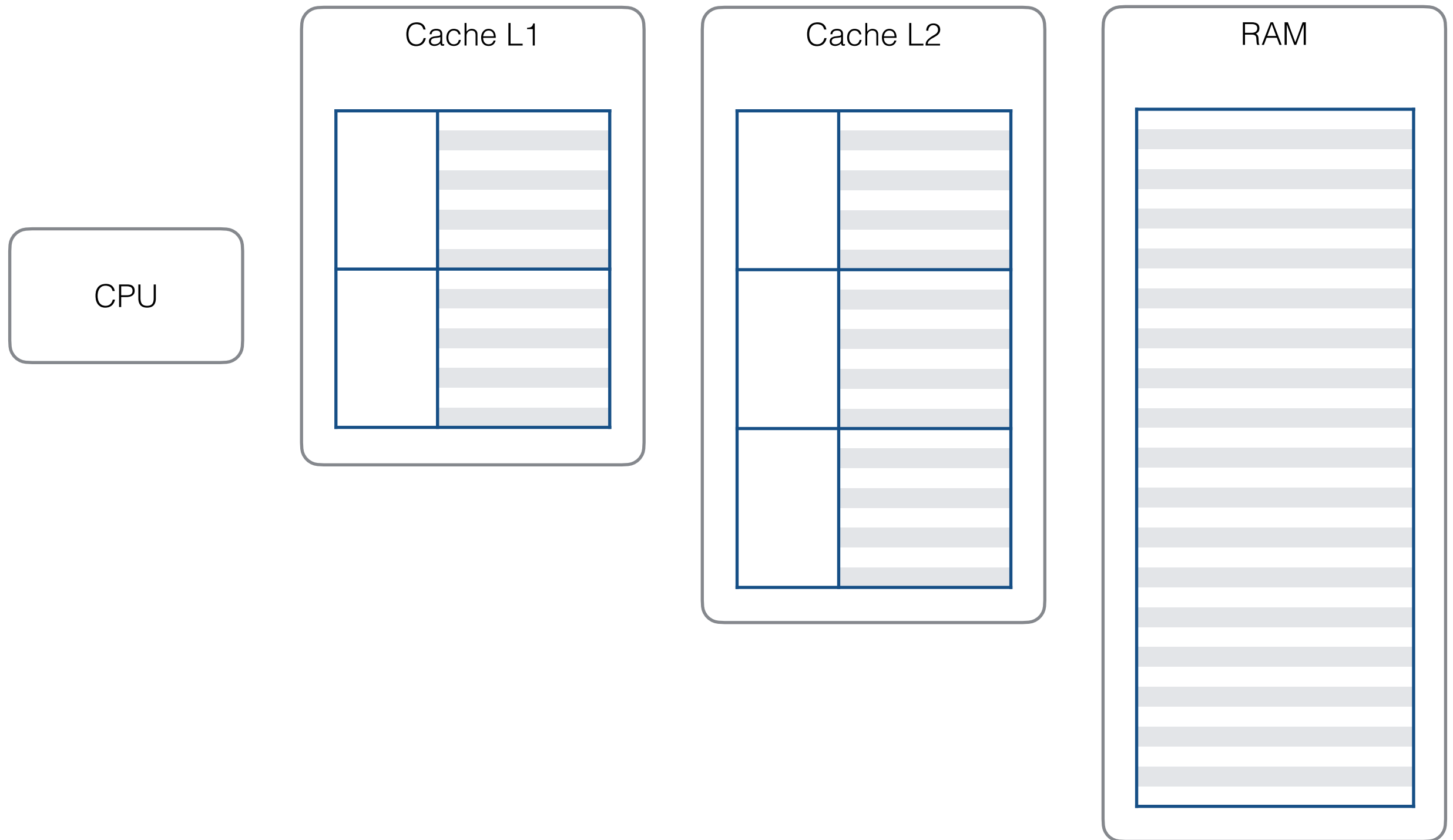


Exercice

- Décrivez les étapes nécessaires pour que le micro-processeur écrive une donnée en mémoire si:
 - il y a **deux** niveaux de cache (L1 et L2) ;
 - l'adresse mémoire désirée est en L2 mais pas en L1 ;
 - la cache L1 utilise le *write-back* et L2 le *write-through*.

Exercice

- Décrivez les étapes nécessaires pour que le micro-processeur écrive une donnée en mémoire si:
 - il y a **deux** niveaux de cache (L1 et L2) ;
 - l'adresse mémoire désirée est en L2 mais pas en L1 ;
 - la cache L1 utilise le *write-back* et L2 le *write-through*.



```

1 SECTION INTVEC
2
3 B main ; interruption reset
4 NOP
5 B interruptionSVC ; interruption logicielle
6 NOP
7 MOV R0, #0
8 NOP
9 B interruptionFIQ ; interruption FIQ
10
11 SECTION CODE
12
13 main ; Debut du code principal
14
15 MOV R0, #0
16 SVC #10 ; Appel systeme pour demarrer une requete au disque dur
17
18 boucleAttente
19 CMP R0, #0
20 B boucleAttente
21
22 ; Le code se continue...
23 fin
24 B fin
25
26 interruptionSVC
27
28 LDR R13, =ControleDisqueDur
29 MOV R14, #0x1
30 STR R14, [R13] ; envoyer la requete au disque dur
31
32 SUBS PC, LR, #-4 ; fin de la routine de traitement de l'interruption SVC
33
34 interruptionFIQ
35
36 ; charger les bonnes adresses
37 LDR R8, =AdresseDisqueDur
38 LDR R9, =AdresseEnRAM
39 LDR R10, NombreOctetsACopier
40
41 B copieMemoire ; copier la memoire
42 MOV R0, #1 ; terminer la boucle
43
44 BX LR ; fin de la routine de traitement de l'interruption IRQ
45
46 copieMemoire
47 ; cette fonction est ecrite sans erreur ici...
48 BX LR

```

(H18 Q7)

- 1 dans la TVI
- 1 dans le programme
- 2 dans interruptionSVC
- 1 dans interruptionFIQ

4. (15 points) Dans un système avec mémoire paginée où :

- les pages ont une taille de 32Ko;
- la taille de la mémoire virtuelle est de 1Go;
- la taille de la mémoire physique est de 128Mo;
- un extrait de la table des pages est donné par :

Page	Trame
0x00	0x01
0x01	0xB2
0x02	0xCD
0x03	0x05
0x04	0x9F
0x05	0x32
0x06	0x2D
0x07	0x7C
0x08	0x11
0x09	0x09
0x0A	0xBD
⋮	⋮

- (a) (2 points) Quel est le nombre maximum de pages dans la table des pages pour ce système?
- (b) (2 points) Quel est le nombre de trames (*frames*) dans ce système?
- (c) (4 points) Si la table des pages ne stocke que le numéro de trame pour chaque page, quelle est la taille totale de la table des pages? Écrivez votre réponse en kilo-octets (Ko).
- (d) (4 points) Traduisez l'adresse virtuelle 0x29B35 en adresse physique en utilisant la table des pages ci-haut. Écrivez clairement votre démarche.
- (e) (2 points) À quelle *page* l'adresse *physique* 0x2A3C9 correspond-elle? Écrivez clairement votre démarche.
- (f) (1 point) Dans un processeur ARM, quelle composante s'occupe de faire cette traduction?